

PAT-NO: JP361150251A  
DOCUMENT-IDENTIFIER: JP 61150251 A  
TITLE: SEMICONDUCTOR DEVICE  
PUBN-DATE: July 8, 1986

INVENTOR- INFORMATION:

NAME  
SATO, MASAYUKI  
OTSUKA, KANJI

ASSIGNEE- INFORMATION:

NAME HITACHI LTD	COUNTRY N/A
---------------------	----------------

APPL-NO: JP59270859

APPL-DATE: December 24, 1984

INT-CL (IPC): H01L023/34

US-CL-CURRENT: 257/700, 257/E23.008 , 257/E23.189

ABSTRACT:

PURPOSE: To obtain multichip modules of high reliability by a method wherein direct heat-dissipation from the circuit part is enabled by providing the top of a pellet crystal substrate with non-conduction metallic bumps directly connected in a thermal manner without interposing an insulation film.

CONSTITUTION: In the cavity of a package, an Si mother chip 11 on which pellets 9 are bonded by face-down with solder bumps 10 is mounted on the device stage substrate 1 with solder 12, and this mother chip 11

is electrically connected to the inner ends of leads 4 with wires 13. The non-conduction bumps 10a purposing heat dissipation are directly connected in a thermal manner to both of the crystal substrate 9a of the pellet 9 and the main body substrate 11a of the mother chip 11. Providing the top of the pellet crystal substrate with non-conduction metallic bumps in the state of thermal direct connection enables direct heat-dissipation from the circuit part formed in the crystal substrate through the metallic bumps.

COPYRIGHT: (C)1986,JPO&Japio

## ⑪ 公開特許公報 (A) 昭61-150251

⑤Int.Cl.  
H 01 L 23/34識別記号  
厅内整理番号  
6835-5F

⑩公開 昭和61年(1986)7月8日

審査請求 未請求 発明の数 1 (全5頁)

⑥発明の名称 半導体装置

⑦特 願 昭59-270859  
⑧出 願 昭59(1984)12月24日

⑨発明者 佐藤 正幸 小平市上水本町1450番地 株式会社日立製作所デバイス開発センタ内

⑩発明者 大塙 寛治 小平市上水本町1450番地 株式会社日立製作所デバイス開発センタ内

⑪出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑫代理人 弁理士 高橋 明夫 外1名

## 明細書

発明の名称 半導体装置

## 特許請求の範囲

1. 結晶基板上面に絶縁膜を介して1または2層以上の配線が形成されている、1または2以上のペレットが、フェースダウンボンディングされてなる半導体装置であって、非導通用金属バンプ体が前記結晶基板に熱的に直接接続されて設けられている半導体装置。

2. 非導通用金属バンプ体が、結晶基板上面に直に形成されている1または2層以上からなる下地金属層上面に接触させていることを特徴とする特許請求の範囲第1項記載の半導体装置。

3. 非導通用金属バンプ体が、半田、金-銀合金または金-シリコン合金で形成されていることを特徴とする特許請求の範囲第1項記載の半導体装置。

4. 結晶基板が、シリコンで形成されていることを特徴とする特許請求の範囲第1項記載の半導体装置。

5. 上記ペレットがフェースダウンボンディングされるペレット取付基板は、その本体基板上面に絶縁膜を介して1または2層以上の配線が形成され、かつ非導通用金属バンプに適用するバンプ取付部がその本体基板に熱的に直接接続されて設けられていることを特徴とする特許請求の範囲第1項記載の半導体装置。

6. バンプ取付部が、金属からなる台座形状で形成されていることを特徴とする特許請求の範囲第5項記載の半導体装置。

7. 台座が主に鋼またはアルミニウムで形成されていることを特徴とする特許請求の範囲第6項記載の半導体装置。

## 発明の詳細な説明

## (技術分野)

本発明は、ペレットからの放熱技術に関し、ペレットがフェースダウンボンディングされてなる半導体装置に適用して有効な技術である。

## (背景技術)

ペレットがフェースダウンボンディングされて

なる半導体装置としては、たとえば1枚のペレット取付基板に多数のペレットが取り付けられてなる、いわゆるマルチチップモジュールがある。

前記モジュールでは、各ペレットは動作時に多量の発熱を伴うため、該ペレットより効率よく放熱を促すことが、半導体装置の信頼性維持、向上のために必須である。

ところで、前記ペレットは回路形成面の金属バンプ体もしくは電極を介してペレット取付基板へ放熱を行うことが可能である。この金属バンプ体には、電気的接続を目的とする導通用金属バンプ（以下、導通用バンプという。）と放熱またはペレット支持を目的とし電気的には接続されていない非導通用金属バンプ（以下、非導通用バンプという。）がある。

前記導通用バンプは、ペレットの回路形成面である結晶基板表面に絶縁層を介して1または2以上の層で形成されている表面配線に接続されているため、前記結晶基板からの放熱性をある程度有しているが、非導通用バンプは表面配線の最上層

絶縁層表面に形成されているものであるため電気的には勿論のこと、熱抵抗の大きな絶縁層を介しているため熱的に遮断されているものである。

導通用バンプがある程度の放熱性を有しているとはいえ、極めて細い配線を通しての放熱であるため不十分であることは当然であり、昨今のペレットの高集積化に伴う表面配線の多層化は、前記ペレットの放熱性に重大な影響をもたらすことが本発明者により見い出された。

また、前記ペレットを搭載するシリコン等で形成されたペレット取付基板である、いわゆるマザーチップにおいても、ペレットの高密度搭載等の理由から、シリコンの本体基板上面に絶縁層を介して形成されている配線層も多層化の傾向にある。その結果、熱抵抗の大きな絶縁層の厚さが増加することになり、搭載するペレットからの熱を効率よく前記本体基板へ放熱することができないという問題があることも本発明者により見い出された。

なお、マルチチップモジュールについては、日経マグロウヒル社発行、「日経エレクトロニクス

1984年3月26日号、P155~184に  
詳細に記載されている。

#### 〔発明の目的〕

本発明の目的は、ペレットからの放熱技術に関し、該ペレットがフェースダウンボンディングされてなる半導体装置の信頼性向上に適用して有効な技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

#### 〔発明の概要〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、次の通りである。

すなわち、ペレットがフェースダウンボンディングされてなる半導体装置について、ペレットの結晶基板上面に、間に絶縁層を介在させず熱的に直接接続されている非導通用金属バンプを設けることにより、結晶基板に形成されている回路部から直接放熱が可能となることより、前記目的が達成されるものである。

また、前記ペレットを搭載するペレット取付基板についても、ペレットの非導通用金属バンプに適用するバンプ取付部を前記ペレット取付基板の本体基板と、間に絶縁層を介在せることなく熱的に直接接続せしめることにより、ペレットからの熱を非導通用バンプを通して本体基板へ効率良く放熱することが可能となることより、前記目的が達成されるものである。

#### 〔実施例1〕

第1図は、本発明である実施例1である半導体装置の部分拡大断面図であり、第2図は本実施例1である半導体装置を、そのほぼ中心を切る面における断面図で示すものである。

本実施例1の半導体装置は、そのパッケージが、シリコンカーバイドを主成分とする材料からなるパッケージ基板1、ムライトからなる枠体2および同じくムライトからなるキャップ3で形成されてなるものである。そして、パッケージ基板1の周囲にはリード4が該パッケージ基板1と枠体2との封止用ガラス5の間に埋設固定されており、

また枠体2とキャップ3とは同じく封止用ガラス6で接着され、パッケージ内部にキャビティが形成されている。

また、前記パッケージ基板1の裏面にはアルミニウム製の放熱フィン7が熱伝導性接着剤8で取り付けられている。

なお、パッケージ基板1は、特開昭57-2591号公報に示される、シリコンカーバイド中に0.1～3.5重量%のベリリウムを含み、ホットプレスにより形成されたセラミックからなるものである。

これは、電気絶縁性、熱伝導性に優れ、シリコンに近い熱膨張係数を持ち、機械的強度が大きいという特性を備えているものである。

前記パッケージのキャビティ内には、ペレット9が半田パンプ10によりフェースダウンボンディングされているシリコン(Si)からなるマザーチップ11がろう材12デバイスージ基板1上面に取り付けられており、このマザーチップ11はリード4の内端部とワイヤ13で電気的に接続

されている。

本実施例1の半導体装置では、第1回に拡大して示すように、放熱を目的とする非導通用パンプ10aが、ペレット9の結晶基板9aおよびマザーチップ11の本体基板(シリコン)11aの両者と熱的に直接接続されている。

すなわち、ペレット9にはその結晶基板9aの表面に塗化ケイ素等からなる第1絶縁層14aが形成され、その上にアルミニウムからなる第1配線15a、第2絶縁層14b、第2配線15bさらに第3絶縁層14cと順次積層形成され、2層構造の表面配線が形成されている。

ところが、本実施例では非導通用パンプ10aを前記第3絶縁層上面に接触させるのではなく、半田付性の良い材料で形成されている下地金属層16を介して前記結晶基板9aに熱的に直接接続をさせたものである。

この下地金属16は、たとえば結晶基板側より順に、クロム、クロム-銅合金、銅および金の4層で形成することができる。

また、本実施例1においては、前記ペレット9の非導通用パンプ10aに適用される、マザーチップのパンプ取付部17を本体基板11aと直接接觸させて形成してある。したがって、該パンプ取付部17に被着される非導通用パンプ10aは、熱的に本体基板11aと直接接続されているものである。なお、本体基板11a上面には前記ペレット9とほぼ同様の材料で順次第1絶縁層18a、第1配線19a、第2絶縁層18b、第2配線19b、第3絶縁層18cが被着されている。また、前記パンプ取付部17も前記ペレットの下地金属層16と同様のものである。

以上説明した如く、本実施例1に従えばペレット9の回路形成部である結晶基板9aとマザーチップ11の本体基板11aとを熱的に直接接続が可能となることより、極めて放熱効率の高い半導体装置を提供できるものである。

事実、顕著な効果が認められ、通常の方法で形成した非導通用パンプに比べ、本実施例に示したパンプは熱抵抗を約10分の1にすることができます。

た。

本実施例1の熱的接続構造は、配線パターンの変更が必要となる場合もあるが、通常のリソグラフィ技術で容易に形成できるものである。

#### (実施例2)

第3図は本発明による実施例2である半導体装置を、その拡大部分断面図で示すものである。

本実施例2の半導体装置は、第2図で示した前記実施例1とほぼ同一のものである。

本実施例3では、ペレットの非導通用パンプ10aの接続構造は前記実施例1とほぼ同様である。しかし、マザーチップ11には前記実施例と同様2層構造ではあるが、厚い配線層および絶縁層が形成されており、この厚形状に対応して厚形状の台座でパンプ取付部17が、本体基板11aに直接接觸して形成されている。

このパンプ取付部17は銅で形成され、その上面には半田付性向上のため金20が被着されている。

また、パンプ取付部17と本体基板11aの接

着性を良くするために下地金属層 21 に Cr 膜または Ti 膜を使用する。

本実施例 2 の如く、台座型のバンプ取付部を、しかも熱伝導性が高い材料で形成することにより、配線の抵抗低減、配線間容量低減または配線の多層化等によりマザーチップ 11 上の配線層が厚く形成される場合であっても、優れた放熱性を備えた半導体装置を提供できるものである。

前記台座型バンプ取付部は、絶縁層 18a～c をエッティングにて穿孔した後、銅を蒸着等で被着し、その上に金 20 を被着して形成することができる。

#### (効果)

(1) ベレットがフェースダウンボンディングされてなる半導体装置について、ベレットの結晶基板上面に、非導通用金属バンプを熱的に直接接続された状態で設けることにより、該金属バンプを通して結晶基板に形成されている回路部から直接放熱が可能となる。

(2) 前記(1)に記載したベレットを搭載するベレット

取付基板に、非導通用金属バンプに通用するバンプ取付部をベレット取付基板の本体基板と熱的に直接接続された状態で形成することにより、ベレットから非導通用バンプを通して伝わってくる熱を、効率良く本体基板へ放熱することができる。

(3) 前記(1)および(2)により、極めて放熱性に優れた半導体装置を提供することができる。

(4) 前記(1)により、発熱量の大きなベレットをフェースダウンボンディングすることが可能となる。

(5) 前記(2)により、信頼性の高いマルチチップモジュールを提供できる。

(6) 非導通用金属バンプを、結晶基板上面に直に形成されている 1 または 2 層以上からなる下地金属層上面に接触形成することにより、下地金属層の材料を変えることができるので、種々の材料で前記金属バンプを形成できる。

(7) バンプ取付部を 1 または 2 層以上の金属層で形成することにより、種々の材料で形成されてなる非導通用金属バンプに通用できる。

(8) バンプ取付部を台座形状とすることにより、

## 11

厚い配線層を備えてなるベレット取付基板についても、極めて高い放熱性を付与することができる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、放熱部の構造およびそれに適用されている材料等は、前記実施例に示したものに限るものでないことはいうまでもない。パッケージ材料についても同様である。

#### (利用分野)

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である、いわゆるフラットパッケージ型マルチチップモジュールに適用した場合について説明したが、それに限定されるものではなく、たとえば、ベレットがフェースダウンボンディングされてなる半導体装置であれば、如何なる型式の半導体装置についても適用して有効な技術である。

## 12

#### 図面の簡単な説明

第 1 図は、本発明による実施例 1 である半導体装置の拡大部分断面図、

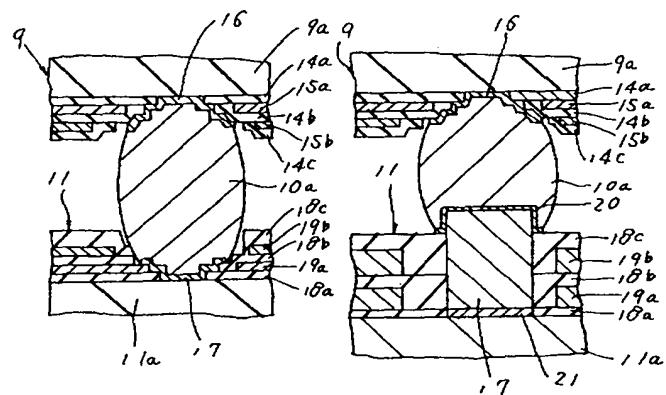
第 2 図は、本実施例 1 の半導体装置を示す断面図、

第 3 図は、本発明による実施例 2 である半導体装置の拡大部分断面図である。

1 … パッケージ基板、2 … 棒体、3 … キャップ、4 … リード、5, 6 … 封止用ガラス、7 … 放熱フィン、8 …接着剤、9 … ベレット、9a … 結晶基板、10 … 半田バンプ、10a … 非導通用バンプ、11 … マザーチップ、11a … 本体基板、12 … ろう材、13 … ワイヤ、14a, 14b, 14c … 絶縁層、15a, 15b … 配線、16 … 下地金属、17 … バンプ取付部、18a, 18b, 18c … 絶縁層、19a, 19b … 配線、20 … 金、21 … 下地金属。

代理人 弁理士 高橋明

第 1 図 第 3 図



第 2 図

